

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

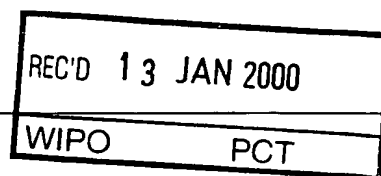
IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**THIS PAGE BLANK (USPTO)**

**BUNDESREPUBLIK DEUTSCHLAND****09/807522**

**PRIORITY DOCUMENT**  
 SUBMITTED OR TRANSMITTED IN  
 COMPLIANCE WITH  
 RULE 17.1(a) OR (b)



**Bescheinigung** *ESV*

*EP 99 17631*

Die Océ Printing Systems GmbH in Poing/Deutschland hat eine Patentanmeldung  
 unter der Bezeichnung

"Elektronische Steuereinrichtung mit einem parallelen Datenbus  
 und Verfahren zum Betreiben der Steuereinrichtung"

am 12. Oktober 1998 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprüng-  
 lichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol  
 G 06 F 13/28 der Internationalen Patentklassifikation erhalten.

München, den 16. November 1999

**Deutsches Patent- und Markenamt**

**Der Präsident**

Im Auftrag

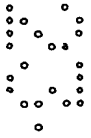
Weilmayr

Aktenzeichen: 198 46 913.6



5

# Zusammenfassung

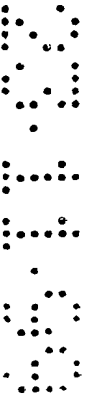


Die Erfindung betrifft eine elektronische Steuereinrichtung mit  
 10 einem parallelen Datenbus und mehreren mit dem Datenbus verbunde-  
 nen Baugruppen. Die Baugruppen weisen jeweils einen Prozessor und  
 eine Speichereinrichtung auf und sind mittels eines Bus-  
 Controllers mit dem Datenbus verbunden. Die Daten werden zwischen  
 15 einer Sender-Baugruppe und einer Empfänger-Baugruppe mittels  
 Nachrichten (Messages) übertragen. Der Datenbus entspricht im we-  
 sentlichen dem MULTIBUS II.

Die Erfindung zeichnet sich dadurch aus, daß der Bus-Controller  
 der Sender-Baugruppe so ausgebildet ist, daß er ohne Inanspruch-  
 20 nahme des Prozessors der Sender-Baugruppe auf eine Anforderungs-  
 Nachricht der Empfänger-Baugruppe in der Speichereinrichtung der  
 Sender-Baugruppe gespeicherte Daten liest und an die Empfänger-  
 Baugruppe übersendet.

25 Hierdurch wird zum einem der Prozessor der Sender-Baugruppe (I/O-  
 Modul) entlastet und zum anderen die Kommunikation zwischen der  
 Sender-Baugruppe und der Empfänger-Baugruppe (Rastermodul) beim  
 Verhandeln bzw. Festlegen des Datentransfers wesentlich verrin-  
 gert und auf eine einzige Anforderungs-Nachricht reduziert. Diese  
 30 elektronische Steuerungseinrichtung ist vorzugsweise für einen  
 Steuereinrichtung zum Ansteuern eines Hochleistungsdruckers aus-  
 gebildet.

(Fig. 4)



Elektronische Steuereinrichtung mit einem

~~parallelen Datenbus und Verfahren zum~~ Belegexemplar

Betreiben der Steuereinrichtung

Darf nicht geändert werden

5

10

Die Erfindung betrifft eine Steuereinrichtung mit einem parallelen Datenbus und ein Verfahren zum Betreiben der Steuereinrichtung.

15

Die Erfindung bezieht sich insbesondere auf eine elektronische Steuereinrichtung, die einen großen Datenstrom verarbeiten muß, wie z.B. eine Steuereinrichtung zum Aufbereiten von Druckdaten für einen Hochleistungsdrucker.

20

In „Das Druckbuch - Technik und Technologie der Hochleistungsdrucker von Océ Printing Systems GmbH - Drucktechnologien“ Ausgabe 3c, Mai 1998, ISBN 3-00-001019-X ist eine als „SRA Controller“ (SRA: Skalierbare Raster Architektur) bezeichnete Steuereinrichtung zum Ansteuern eines Hochleistungsdruckers beschrieben.

25

Der Aufbau dieser bekannten Steuereinrichtung ist schematisch in Fig. 1 gezeigt. Eine solche Steuereinrichtung 1 weist ein I/O-Modul 2, ein oder mehrere Rastermodule 3 und ein Serialiser-Modul 4 auf. Die einzelnen Module 2 bis 4 sind über einen parallelen Datenbus 5 miteinander verbunden. Die Rastermodule 3 und das Serialiser-Modul 4 sind über einen weiteren Pixel-Bus 6 miteinander verbunden. An das Serialiser-Modul 4 ist ein Hochleistungsdrucker 7 angeschlossen.

30

35

Das I/O-Modul 2 empfängt die Druckinformationen von einer Computereinrichtung, die ein Großrechnersystem oder auch ein Rechnernetzwerk sein kann. Die Druckinformation wird von dem I/O-Modul 2 an die Rastermodule 3 und das Serialiser-Modul 4 weitergeleitet, wobei die Rastermodule 3 die Druckbildinformationen empfangen und zu einem von dem Hochleistungsdrucker 7 verarbeitbaren Druckbild-

~~reicht und an den Hochleistungsdrucker 7 weiterleitet.~~

Die Module 2 bis 4 der Steuereinrichtung 1 sind jeweils mit einem Prozessor versehen. Eine Interprozessor-Kommunikation erfolgt bei auf dem Multibus basierenden Systemen durch einen Nachrichtenaustausch (Message-Transfer), wobei zur Übertragung von Daten Nachrichten mit Datenpaketen mit einer vorbestimmten Länge übermittelt werden.

Beim Multibus gibt es zwei Arten dieser Nachrichten, nämlich sogenannte unangeforderte Nachrichten (unsolicited messages) und angeforderte Nachrichten (solicited messages). Die unangeforderten Nachrichten können als „intelligente Interrupts“ betrachtet werden, wobei bis zu 255 Interruptquellen (die Anzahl gültiger Adressen) eine unangeforderte Nachricht aussenden können. Mit einer unangeforderten Nachricht können 28 Byte Statusinformationen übertragen werden.

Die Eigenschaften einer unangeforderten Nachricht sind, daß deren Ankunft vom Empfänger nicht vorhergesehen werden kann, sie eine begrenzte Länge und eine begrenzte Übertragungszeit aufweisen.

Angeforderte Nachrichten sind Nachrichten, die zum Übertragen von Datenpaketen dienen, wobei zunächst mittels unangeforderter Nachrichten (buffer request message, buffer grant message und buffer

reject message) die Übertragungsmodalitäten (Übertragungsrate, Datenmenge, ...) verhandelt werden.

~~Ein Datentransfer vom I/O-Modul 2 zu den Rastermodulen 3 über den~~

5 Datenbus 5 ist in einem Flußdiagramm in Fig. 2 gezeigt. Hierbei  
4 sind die Aktionen, die am I/O-Modul 2 stattfinden, auf der linken  
Seite und die Aktionen, die am Rastermodul 3 ausgeführt werden,  
auf der rechten Seite dargestellt.

10 Im Schritt S1 schickt das I/O-Modul 2 an ein Rastermodul 3 eine  
Nachricht, daß Daten vorhanden sind. Diese Nachricht wird von dem  
Prozessor des I/O-Moduls erzeugt. Hierauf schickt das Rastermo-  
dul, falls es Daten benötigt, im Schritt S2 eine entsprechende  
15 Nachricht. Diese Nachricht wird vom Prozessor des Rastermoduls 2  
ausgelöst. Hat das I/O-Modul 2 diese Nachricht empfangen, pro-  
grammiert der Prozessor einen DMA-Controller des I/O-Moduls zum  
Senden der gewünschten Daten an das Raster-Modul und schickt eine  
buffer-request-Nachricht an das Raster-Modul (Schritt S3). Kann  
das Raster-Modul diese Daten aufnehmen, programmiert deren Pro-  
20 zessor einen DMA-Controller zum Empfangen der Daten und sendet  
eine buffer-grant-Nachricht an das I/O-Modul (Schritt S4).

Mit dem Empfang der buffer-grant-Nachricht durch das I/O-Modul  
sind die „Verhandlungen“ abgeschlossen und das I/O-Modul sendet  
25 eine ein Datenpaket enthaltende Daten-Nachricht an das Rastermo-  
dul (Schritt S5). Eine solche Daten-Nachricht wird so oft über-  
tragen, bis alle Daten an das Raster-Modul übertragen worden  
sind, wobei dies in einem Schritt S6 geprüft wird.

30 Sind alle Daten an das Raster-Modul gesendet worden, dann ist der  
Datentransfer beendet (S7).

Die Schritte S2 bis S6 bilden eine angeforderte Nachricht (ge-  
strichelter Rahmen), wobei die Verhandlung (S2 bis S4) mittels  
35 der die Daten angefordert werden, mit unangeforderten Nachrichten  
ausgeführt wird. Die einzelnen Nachrichten der Schritte S2 bis S4  
werden jeweils von den Prozessoren der Module 2, 3 erzeugt.



Der Erfindung liegt die Aufgabe zugrunde, eine Steuereinrichtung.....  
zu schaffen, die einen parallelen Datenbus und mehrere jeweils .....  
~~mit einem Prozessor versehene Baugruppen aufweist, die über den~~

5 Datenbus kommunizieren können, so weiterzubilden, daß ein großer:  
Datenstrom schneller und effektiver verarbeitet werden kann. Eine:  
weitere Aufgabe der Erfindung liegt in der Schaffung eines Ver-:  
fahrens zum Betreiben einer solchen Steuereinrichtung, mit dem:  
einfach und effektiv ein großer Datenstrom in der Steuereinrich-:  
10 tung bewältigt werden kann. ....

Die Aufgabe wird durch eine Vorrichtung mit den Merkmalen des An-:  
spruchs 1 und durch ein Verfahren mit den Merkmalen des Anspruchs-:  
6 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind in den:  
15 Unteransprüchen angegeben. ....

Die erfindungsgemäße elektronische Steuereinrichtung ist mit ei-  
nem parallelen Datenbus und mehreren mit dem Datenbus verbundener  
20 Baugruppen versehen, die jeweils einen Prozessor und eine Spei-  
chereinrichtung aufweisen und mittels eines Bus-Controllers mit  
dem Datenbus verbunden sind, wobei Daten zwischen einer Sender-  
Baugruppe und einer Empfänger-Baugruppe mittels Nachrichten über-  
tragen werden. Die Erfindung zeichnet sich dadurch aus, daß der  
Bus-Controller der Sender-Baugruppe so ausgebildet ist, daß er  
25 ohne Inanspruchnahme des Prozessors der Sender-Baugruppe auf eine  
Anforderungs-Nachricht der Empfänger-Baugruppe in der Spei-  
chereinrichtung der Sender-Baugruppe gespeicherte Daten liest und  
an die Empfänger-Baugruppe übersendet. Die Empfänger-Baugruppe  
löst somit durch ihre Anforderungs-Nachricht bei der Sender-  
30 Baugruppe eine automatische Übertragung der Daten aus. Dies führt  
zu einer wesentlichen Entlastung der Sender-Baugruppe, da die Da-  
ten mittels eines DMA-Controllers direkt wesentlich schneller und  
effektiver ausgelesen werden können und der Prozessor nicht lange  
durch eine solche Datenübertragung belegt ist. Zudem wird die  
35 eingangs beschriebene „Verhandlung“, die beim herkömmlichen Mul-  
tibus drei Nachrichtenübermittlungen umfaßt (siehe Fig. 2) auf  
die Übermittlung einer einzigen Anforderungs-Nachricht reduziert,

wodurch eine weitere Vereinfachung und Beschleunigung des Übertragungsvorganges erzielt wird.



~~Das im Anspruch 6 angegebene Verfahren zum Betreiben einer sol-~~

5 chen elektronischen Steuereinrichtung zeichnet sich dadurch aus,  
 4 daß die Empfänger-Baugruppe durch Senden der Anforderungs-  
 Nachricht an die Sender-Baugruppe einen Datentransfer einleitet,  
 und der Bus-Controller der Sender-Baugruppe ohne Inanspruchnahme  
 des Prozessors der Sender-Baugruppe auf die Anforderungs-  
 10 Nachricht in der Speichereinrichtung der Sender-Baugruppe gespei-  
 cherte Daten ausliest und an die Empfänger-Baugruppe übersendet.  
 Hierdurch kann ein großer Datenstrom von der Sender-Baugruppe zur  
 Empfänger-Baugruppe schnell und effektiv übertragen werden, so  
 daß die Steuereinrichtung einen großen Datenstrom bewältigen  
 kann.

Bei einer bevorzugten Ausführungsform der Erfindung werden die  
 zum Programmieren eines auf der Sender-Baugruppe angeordneten  
 DMA-Contoller notwendigen Daten mittels der Anforderungs-

20 Nachricht von der Empfänger-Baugruppe zur Sender-Baugruppe über-  
 mittelt. Die Empfänger-Baugruppe steuert somit mit der Anforde-  
 rungs-Nachricht die Datenübertragung von der Sender-Baugruppe.

Mit dem erfindungsgemäßen Verfahren können die einzelnen Empfän-  
 25 ger-Baugruppen die von ihnen gewünschten Daten unabhängig und  
 gleichzeitig von der Sender-Baugruppe abrufen. Durch die automa-  
 tische Abarbeitung der Anforderungs-Nachrichten in der Sender-  
 Baugruppe kann diese die Daten sehr schnell zur Verfügung stel-  
 len. Die Vereinfachung des Übertragungsprotokolls bewirkt eine  
 30 weitere Beschleunigung des Übertragungsvorganges.

Die Erfindung wird nachfolgend anhand eines in den Zeichnungen  
 dargestellten Ausführungsbeispieles näher erläutert. Es zeigen  
 schematisch:

Figur 1 den grundlegenden Aufbau einer Steuereinrichtung zum Aufbereiten von Druckdaten für einen Hochleistungsdrucker in einem Blockschaltbild,

5 Figur 2 ein Flußdiagramm eines Datentransfers nach einem vom Multibus bekannten Übertragungsverfahren,

Figur 3 zwei über einen Datenbus verbundene Baugruppen,

10 Figur 4 den erfindungsgemäßen Datentransfer in einem Flußdiagramm,

Figur 5 den Aufbau einer Anforderungs-Nachricht in einem Blockschaltbild,

Figur 6 den Aufbau einer Daten-Nachricht in einem Blockschaltbild, und

20 Figur 7 den Aufbau eines Eintrages in einer an der Sender-Baugruppe vorgesehenen Puffers in einem Blockschaltbild.

Die Erfindung wird anhand eines Ausführungsbeispieles einer elektronischen Steuereinrichtung 1 zum Ansteuern eines Hochleistungsdruckers erläutert, die den gleichen Aufbau wie die in Fig. 1 dargestellte, bekannte Steuereinrichtung aufweist und mit einem I/O-Modul 2, einem oder mehreren Rastermodulen 3 und einem Serialiser-Modul 4 versehen ist. Die einzelnen Module 2 bis 4 sind über einen parallelen Datenbus 5 miteinander verbunden. Die Rastermodule 3 und das Serialiser-Modul 4 sind über einen weiteren Pixel-Bus 6 miteinander verbunden. An das Serialiser-Modul 4 ist der Hochleistungsdrucker 7 angeschlossen.

Der Datenbus 5 ist eine Weiterentwicklung des Multibusses und ist zu diesem im wesentlichen kompatibel.

Die Module 2 bis 4 stellen jeweils eine mit dem Datenbus 5 verbundene Baugruppe 8 dar. Zwei solche Baugruppe 8, nämlich das I/O-Modul 2 und das Rastermodul 4 sind schematisch in Fig. 3 gezeigt.

5

Die Baugruppen 8 weisen jeweils einen Bus-Controller 9 auf, die mit einem internen, in den Bus-Controller 9 integrierten DMA-Controller 10 versehen sind. Die Baugruppen besitzen jeweils einen Prozessor 11 und Speichereinrichtungen 12, die mittels eines internen Rechnerbusses 13 miteinander und mit dem Bus-Controller 9 verbunden sind. Die Baugruppen 8 weisen weitere Elemente auf, wie z.B. Bausteine und Leitungen für weitere Schnittstellen und dergleichen, die jedoch zur Vereinfachung der Darstellung in Fig. 3 nicht gezeigt sind.

10

15

Nachfolgend wird anhand von dem in Fig. 4 gezeigten Flußdiagramm der erfindungsgemäße automatische angeforderte Nachrichtentransfer erläutert. Hierbei sind die Aktionen, die am I/O-Modul 2 stattfinden, wiederum auf der linken Seite und die Aktionen, die am Rastermodul 3 ausgeführt werden, auf der rechten Seite dargestellt.

20

25

Während des Schritts S1 schickt das I/O-Modul 2 an ein Rastermodul 3 eine Nachricht, daß Daten vorhanden sind. Diese Nachricht wird von dem Prozessor des I/O-Moduls erzeugt und entspricht dem Schritt S1 gemäß dem in Fig. 2 gezeigten bekannten Verfahren.

30

Hierauf prüft das Rastermodul 3 in einem Schritt S8, ob es die vom I/O-Modul 2 angebotenen Daten benötigt und ob genügend Speicherplatz zur Aufnahme der Daten vorhanden ist. Diese Prüfung erfolgt durch den Prozessor 11 des Rastermoduls 3.

35

Sind diese Daten nicht vorhanden, programmiert der Prozessor 11 in einem Schritt S9 den DMA-Controller 10 im Bus-Controller 9 für den Empfang eines Datenpakets und schreibt eine Data-Request-Nachricht in den Bus-Controller 9. Die Data-Request-Nachricht enthält die Adresse der Daten im Speicher des I/O-Moduls 2, die

hinaus können in dieser Data-Request-Nachricht noch weitere Daten  
enthalten sein, die den jeweiligen Datentransfer näher bestimmen.  
Der Aufbau dieser Data-Request-Nachricht ist in Fig. 5 gezeigt.  
Die Data-Request-Nachricht stellt eine unangeforderte Nachricht  
dar. Der Nachrichten-Typ hat den Wert 02H.

Nach Maßgabe der in der Data-Request-Nachricht enthaltenen Daten (Adresse der Daten im Speicher des I/O-Moduls, Anzahl der Datenbytes, Duty-Cycle, usw.) programmiert der Bus-Controller 9 des I/O-Moduls 2 seinen DMA-Controller 10 mit der Adresse und der Anzahl der zu übertragenden Bytes einer Daten-Nachricht (Schritt S11).

Zum Senden der in Fig. 6 gezeigten Daten-Nachricht startet der Bus-Controller im Schritt S12 den DMA-Controller 10 und packt die vom DMA-Controller 10 an den Bus-Controller 9 übermittelten Daten in ein Datenpaket. Das Datenpaket wird mittels einer Daten-

Nachricht über den Datenbus 5 vom I/O-Modul 2 zum Rastermodul 3 übertragen.

.....  
.....  
.....

~~Im Schritt S13 wird geprüft, ob bereits alle Daten übertragen~~

5 sind. Müssen weitere Daten übertragen werden, so geht der Programmablauf auf den Schritt S12 zurück, wodurch die nächste Daten-Nachricht übertragen wird. Dieser Vorgang wird so oft wiederholt, bis alle Daten paketweise vom I/O-Modul an das Rastermodul übertragen worden sind. Die hierbei verwendeten Daten-Nachrichten  
10 sind alle, bis auf die letzte Daten-Nachricht, vom Typ 3CH. Die letzte Daten-Nachricht ist vom Typ 3DH. Mit der Übertragung aller Datenpakete ist der Datentransfer beendet (Schritt S14). Am Rastermodul 3 wird durch den Empfang der Daten-Nachricht vom Typ  
15 3DH ein Interrupt ausgelöst, der dem Prozessor des Rastermoduls 3 anzeigt, daß der angeforderte Datentransfer beendet ist. Eine Meldung an den Prozessor des I/O-Moduls 2 erfolgt nur, wenn bei der Übertragung der Daten ein Fehler aufgetreten ist.

Die Schritte S8 bis S14 bilden den automatischen angeforderten Nachrichtentransfer (gestrichelter Rahmen). Dieser automatisch angeforderte Nachrichtentransfer umfaßt lediglich eine unangeforderte Nachricht, nämlich die Data-Request-Nachricht des Schrittes S10, und die angeforderten Daten-Nachrichten des Schrittes S14.  
20 Im Vergleich zu den angeforderten Nachrichten des bekannten Multibusses vermindert sich die Anzahl der unangeforderten Nachrichten von 3 auf 1. Hierdurch wird eine wesentliche Entlastung am  
25 Datenbus 5 erzielt.

Mit einem solchen automatischen angeforderten Nachrichtentransfer  
30 wird eine festgelegte Datenmenge von z.B. 4 KB übertragen.

Im Bus-Controller 9 des I/O-Moduls 2 ist ein Puffer vorgesehen, in dem die Parameter der automatisch angeforderten Nachrichtentransfere abgelegt werden können. Für jede Baugruppe 8, die als  
35 Empfänger-Baugruppe 3 fungieren kann, ist in diesem Puffer ein Eintrag vorgesehen. Im vorliegenden Ausführungsbeispiel weist der

Puffer 21 Einträge auf. Die in den Einträgen enthaltenen Parameter sind (Fig. 7)

1. ~~Source- und Destination-Adresse für den automatischen ange-~~
  - 5      forderten Nachrichtentransfer,
  2. Duty-Cycle für die Datenpakete,
  3. DMA-Adresse der Daten in der Speichereinrichtung, und
  4. Anzahl der Datenbytes
- 10 Der Bus-Controller 9 des I/O-Moduls kann beim Empfang einer Anforderungsnachricht prüfen, ob der dem die Anforderungs-Nachricht sendenden Rastermodul 3 zugeordnete Eintrag des Puffers bereits mit einem Datentransfer kennzeichnenden Daten beschrieben ist. Falls im Eintrag bereits die Daten eines anderen automatisch angeforderten Nachrichtentransfers enthalten sind, kann eine Fehlermeldung ausgegeben und die Anforderungs-Nachricht zurückgewiesen, um zu verhindern, daß gleichzeitig zwei Nachrichtentransfers mit demselben Rastermodul eingeleitet werden.
- 20 Der Bus-Controller 9 sorgt dafür, daß die Anforderungs-Nachrichten in der Reihenfolge ihres Eintreffens bearbeitet werden. Dies stellt sicher, daß jedes Rastermodul an die Reihe kommt.
- 25 Die Anforderungs-Nachricht wird bei einem belegten Eintrag im Puffer oder bei einem belegten Eingangspuffer, in dem die eingehenden Nachrichten zwischengespeichert werden, mit der Fehlermeldung NACK abgewiesen. Die Anforderungs-Nachricht wird daraufhin solange wiederholt, bis sie entweder abgearbeitet werden kann
- 30 oder die im Protokoll festgelegte Anzahl von Wiederholungen erreicht ist. Wenn die Daten-Nachrichten nicht vom Rastermodul 3 empfangen werden können, wird auch der Fehler NACK ausgegeben und sie werden solange wiederholt, bis sie aufgenommen werden können oder die festgelegte Anzahl von Wiederholungen erreicht ist.
- 35 Hat ein Rastermodul einen automatischen angeforderten Nachrichtentransfer angestoßen und sendet es während seines eigenen

Transfers weitere Data-Request-Nachrichten, so werden diese Nachrichten nicht übertragen. Stattdessen wird ein Übertragungsfehler (Transmit Error) gemeldet. Beim Auslesen der zurückgewiesenen un-  
~~angeforderten Nachricht aus einem vom Multibus bekannten Error-~~

5 FIFO ist ein Bit „No Resource“ gesetzt.

Tritt während des Empfangs der Daten beim Rastermodul 3 ein DMA-Fehler auf, so wird im DMA-Controller 10 des Bus-Controllers 9 ein entsprechendes Statusbit gesetzt und der DMA-Controller 10  
10 beendet von sich aus den Transfer. Werden hierdurch beim Prozessor keine unmittelbaren Aktionen ausgelöst, so ergibt sich folgender Ablauf:

Ein interner Puffer des Rastermoduls 3 für den Empfang der Daten-Nachrichten läuft voll. Weitere Daten-Nachrichten werden daher vom Rastermodul abgewiesen. Der Bus-Controller des I/O-Moduls wiederholt eine abgewiesene Daten-Nachricht noch max. 127 mal und stellt dann von sich aus den Datentransfer ein. Der Bus-  
20 Controller 9 des I/O-Moduls meldet daraufhin den Sachverhalt an seinen Prozessor weiter.

Zusätzlich läuft am Rastermodul ein interner Fail-Safe-Counter ab, der durch den Empfang einer Daten-Nachricht jedesmal auf seinen Startwert gesetzt wird. Der Ablauf des Counters wird dem Prozessor des Rastermoduls mitgeteilt, der daraufhin eine vom Multibus bekannte Error-Recovery ausführt.  
25

Bei einer bevorzugten Ausführungsform der Erfindung kann, um den obigen Ablauf auf der Seite des Rastermoduls zu beschleunigen  
30 (der Fail-Safe-Counter läuft in ca. 2 sec ab), der Prozessor des Rastermoduls bereits auf den DMA-Fehler reagieren, indem er den DMA-Empfangskanal des Transfers stoppt und über eine unangeforderte Nachricht an das I/O-Modul das Ende des Transfers mitteilt. Das Stoppen erfolgt beim I/O-Modul durch ein von dem Bus-  
35 Controller ausgegebenen Lösch-Befehl zum Löschen des entsprechenden DMA-Empfangskanals.



Tritt ein DMA-Fehler beim I/O-Modul auf, wird wie bei einem Fehler am Rastermodul der DMA-Kanal von der internen Ablaufsteuerung gestoppt und es werden die entsprechenden Statusbits gesetzt. Zusätzlich wird eine unaufgeforderte Nachricht an das Rastermodul

5 gesendet, damit dieses den Empfang der Daten-Nachricht stoppt. Aufgrund dieser Nachricht gibt der Prozessor des Rastermoduls einen Stop-Befehl an den DMA-Controller und einen Lösch-Befehl an den Empfangskanal des automatisch angeforderten Nachrichtentransfers. Reagiert der Prozessor des I/O-Moduls nicht auf den DMA-Fehler, so läuft der bereits oben erwähnte Fail-Safe-Counter auf dem Rastermodul ab. Der Prozessor des Rastermoduls muß daraufhin eine unangeforderte Nachricht an das I/O-Modul senden, damit der Transfer auch vom I/O-Modul beendet wird.

15 Der bereits erwähnte Fail-Safe-Counter des Rastermoduls ist für den Empfang der Daten-Nachrichten vorgesehen, der jedesmal nach dem Empfang einer Daten-Nachricht des Typs 3CH neu gestartet wird. Er läuft ab, wenn innerhalb der eingestellten Zeit keine weitere Daten-Nachricht empfangen wird. In diesem Fall stoppt der  
20 Prozessor des Rastermoduls den DMA-Kanal im Bus-Controller und der Empfangskanal des automatisch angeforderten Nachrichtentransfers wird gelöscht. Zusätzlich wird an das I/O-Modul eine unangeforderte Nachricht gesandt, damit das I/O-Modul den automatischen angeforderten Nachrichtentransfer beenden kann. Hierbei ist ein  
25 Stop-Befehl für den DMA-Kanal des I/O-Moduls nicht notwendig, da dies von der internen Ablaufsteuerung des Bus-Controllers vorgenommen wird.

Ein laufender automatischer angeforderter Nachrichtentransfer  
30 kann am Rastermodul mit einem Lösch-Befehl an den entsprechenden Empfangskanal abgebrochen werden. Der Befehl wirkt sich sofort aus. Alle danach eintreffenden Daten-Nachrichten werden vom Bus-Controller mit einer vom Multibus bekannten Fehlermeldung „Transfer-Not-Understood“ abgewiesen. Die Beendigung des Empfangskanals  
35 des DMA-Controllers muß ebenfalls vom Prozessor ausgeführt werden.

Ein laufender automatischer angeforderter Nachrichtentransfer wird am I/O-Modul durch folgende Aktionen abgebrochen bzw. angehalten:

- 5 a) Es ist ein Fehler am Datenbus aufgetreten. Als Fehler kommen in Betracht:
  - o Die Wiederholungsrate für eine Daten-Nachricht hat den Maximalwert erreicht.
  - o Bei der Übertragung der Daten-Nachricht trat ein Bus-Fehler, Bus-Timeout oder ein Agent-Error auf.
- 10
- b) Es ist ein Fehler bei der DMA-Übertragung aufgetreten. Folgende Fehler kommen in Betracht:
  - o Parity-Fehler
  - 15 o Page-Miss-Fehler
  - o Fatal Error bei einem Transfer über den internen Rechner-Bus (PCI-Bus).
- c) Der Prozessor bricht den laufenden automatischen angeforderten Nachrichtentransfer durch ein Kommando ab.
- 20

In den Fällen a) und b) wird der automatische angeforderte Nachrichtentransfer aufgrund des Fehlers von der internen Steuerung des Bus-Controllers abgebrochen. Die interne Steuerung meldet die Fehlerursache durch Setzen eines ASOMERR-Bits in einem Nachrichten-Status-Register. Ist ein korrespondierender Interrupt in einem Nachrichten-Steuer-Register freigegeben, so wird zusätzlich ein Interrupt erzeugt. Der Prozessor des I/O-Moduls kann durch das Auslesen eines dem automatischen angeforderten Nachrichtentransfer zugeordnetem ASOM-Status-Register die Fehlerursache bestimmen. Bevor erneut ein automatischer angeforderter Nachrichtentransfer aufgenommen werden kann, muß der Prozessor des I/O-Moduls einen entsprechenden Befehl (ASOMGO) absetzen.

- 35 Der Prozessor kann einen laufenden automatischen angeforderten Nachrichtentransfer zu jedem Zeitpunkt abbrechen (siehe c). Je

nach dem verwendeten Befehl wird der automatische angeforderte Nachrichtentransfer noch zu Ende geführt oder sofort unterbrochen. Im letzteren Fall ist zu berücksichtigen, daß das Rastermodul auf das weitere Eintreffen von Daten-Nachrichten wartet. Es

5 wird daher bei einer Unterbrechung eines automatisch angeforderten Nachrichtentransfers eine entsprechende Nachricht vom I/O-Modul an das Rastermodul übersandt.

10 Zur Protokollierung des automatischen angeforderten Nachrichtentransfers können am I/O-Modul folgende Optionen eingerichtet sein:

1. Jeder automatische angeforderte Nachrichtentransfer wird an den Prozessor des I/O-Moduls weitergegeben. Damit kann auf dem I/O-Modul festgehalten werden, von welcher Baugruppe ein automatischer angeforderten Nachrichtentransfer angefordert wurde.
- 15 2. Im Bus-Controller ist ein Register vorgesehen, das die Nachrichten-ID der den automatischen angeforderten Nachrichtentransfer anfordernden Baugruppe enthält. Dieses Register wird zu Beginn des Transfers auf die Nachrichten-ID gesetzt und am
- 20 Ende wieder zurückgesetzt. Das Register kann vom Prozessor jederzeit ausgelesen werden.

Die Erfindung ist oben anhand einer Steuereinrichtung zum Aufbereiten von Druckdaten für einen Hochleistungsdrucker beschrieben worden. Die erfindungsgemäße Steuereinrichtung ist gleichermaßen für jedwede Anwendung geeignet, bei welcher ein großer Datenstrom verarbeitet werden muß. Das I/O-Modul kann demnach allgemein als Sender-Baugruppe und das Rastermodul als Empfänger-Baugruppe betrachtet werden, wobei die Daten von der Sender-Baugruppe zur

25

30 Empfänger-Baugruppe übertragen werden.

Bei dem oben beschriebenen Ausführungsbeispiel wird ein mit dem Multibus im wesentlichen kompatibler Datenbus verwendet. Die Erfindung ist jedoch nicht auf diese Art von Datenbus beschränkt, sondern kann für jeglichen parallelen Datenbus der für eine Multi-Prozessor-Architektur geeignet ist ausgelegt sein.

35

Bei den im Ausführungsbeispiel angegebenen Baugruppen ist ein in den Bus-Controller 9 integrierter DMA-Controller 10 vorgesehen. Im Rahmen der Erfindung kann der DMA-Controller 10 selbstverständlich auch außerhalb des Bus-Controllers 9 auf der Baugruppe angeordnet sein.

Die oben beschriebenen Daten-Nachrichten übertragen jeweils ein Datenpaket von 32 Bytes. Die Größe dieser Datenpakete kann je nach Bedarf variiert werden und z. B. 64 oder 128 Bytes umfassen.

Die mit einem automatischen angeforderten Nachrichtentransfer übertragene Datenmenge kann auf eine beliebige Größe von z. B. 4KB, 8KB, 16KB oder dergleichen festgelegt werden.

Die Erfindung kann folgendermaßen kurz zusammengefaßt werden:

Sie betrifft eine elektronische Steuereinrichtung mit einem parallelen Datenbus und mehreren mit dem Datenbus verbundenen Baugruppen. Die Baugruppen weisen jeweils einen Prozessor und eine Speichereinrichtung auf und sind mittels eines Bus-Controllers mit dem Datenbus verbunden. Die Daten werden zwischen einer Sender-Baugruppe und einer Empfänger-Baugruppe mittels Nachrichten (Messages) übertragen. Der Datenbus entspricht im wesentlichen dem MULTIBUS II.

Die Erfindung zeichnet sich dadurch aus, daß der Bus-Controller der Sender-Baugruppe so ausgebildet ist, daß er ohne Inanspruchnahme des Prozessors der Sender-Baugruppe auf eine Anforderungsnachricht der Empfänger-Baugruppe in der Speichereinrichtung der Sender-Baugruppe gespeicherte Daten liest und an die Empfänger-Baugruppe übersendet.

Hierdurch wird zum einen der Prozessor der Sender-Baugruppe (I/O-Modul) entlastet und zum anderen die Kommunikation zwischen der Sender-Baugruppe und der Empfänger-Baugruppe (Rastermodul) beim Verhandeln bzw. Festlegen des Datentransfers wesentlich verringert und auf eine einzige Anforderungsnachricht reduziert. Diese elektronische Steuerungseinrichtung ist vorzugsweise für einen

12.10.99

2/1

Steuereinrichtung zum Ansteuern eines Hochleistungsdruckers ausgebildet.

3

12.10.99

5

## Bezugszeichenliste

1. Elektronische Steuereinrichtung
- 10 2. I/O-Modul
3. Rastermodul
4. Serialiser-Modul
5. Datenbus
6. Pixel-Bus
- 15 7. Hochleistungsdrucker
8. Baugruppe
9. Bus-Controller
10. DMA-Controller
11. Prozessor
- 20 12. Speichereinrichtung
13. Interner Rechnerbus

## Ansprüche

5

1. Elektronische Steuereinrichtung mit einem parallelen Datenbus (5) und mehreren mit dem Datenbus (5) verbundener Baugruppen (8), die jeweils einen Prozessor (11) und eine Speichereinrichtung (12) aufweisen und mittels eines Bus-Controllers (9) mit dem Datenbus (5) verbunden sind, wobei Daten zwischen einer Sender-Baugruppe und einer Empfänger-Baugruppe mittels Nachrichten übertragen werden, wobei der Bus-Controller (9) der Sender-Baugruppe so ausgebildet ist, daß er ohne Inanspruchnahme des Prozessors (11) der Sender-Baugruppe auf eine Anforderungs-Nachricht der Empfänger-Baugruppe in der Speichereinrichtung (12) der Sender-Baugruppe gespeicherte Daten ausliest und an die Empfänger-Baugruppe übersendet.

20

2. Elektronische Steuereinrichtung nach Anspruch 1,  
dadurch gekennzeichnet,  
daß die Sender-Baugruppe einen DMA-Controller (10) zum Aus-  
lesen und zum Weiterleiten der in der Speichereinrichtung  
gespeicherten Daten aufweist.

25

3. Elektronische Steuereinrichtung nach Anspruch 2,  
dadurch gekennzeichnet,  
daß der DMA-Controller (10) in den Bus-Controller (9) der  
Sender-Baugruppe integriert ist.

30

4. Elektronische Steuereinrichtung nach einem der Ansprüche 1 bis 3,

dadurch gekennzeichnet,

35        daß der Datenbus (5) ein mit dem MULTIBUS II kompatibler Da-  
       tenbus ist.

5. Elektronische Steuereinrichtung nach einem der Ansprüche 1 bis 4,

dadurch gekennzeichnet,

daß die Empfänger-Baugruppe zur Überwachung des Nachrichtentransfers einen Fail-Safe-Counter aufweist, der beim Empfangen einer Daten-Nachricht neu gestartet wird.

6. Verfahren zum Betreiben einer elektronischen Steuereinrichtung, insbesondere nach einem der Ansprüche 1 bis 5, wobei die elektronische Steuereinrichtung einen parallelen Datenbus (5) und

mehrere mit dem Datenbus verbundene Baugruppen (2) aufweist, die jeweils mit einem Prozessor (11) und einer Speichereinrichtung (12) versehen sind und mittels eines Bus-Controllers (9) mit dem Datenbus (5) verbunden sind, wobei Daten zwischen einer Sender-Baugruppe und einer Empfänger-Baugruppe mittels Nachrichten übertragen werden, und die Empfänger-Baugruppe durch Senden einer Anforderungsnachricht an die Sender-Baugruppe einen Datentransfer einleitet, und

der Bus-Controller der Sender-Baugruppe ohne Inanspruchnahme des Prozessors der Sender-Baugruppe auf die Anforderungsnachricht in der Speichereinrichtung (12) der Sender-Baugruppe gespeicherte Daten an die Empfänger-Baugruppe übersendet.

7. Verfahren nach Anspruch 6,

dadurch gekennzeichnet,

daß nach dem Empfang einer Anforderungsnachricht der Bus-Controller (9) der Sender-Baugruppe mehrere jeweils ein Datenpaket enthaltende Daten-Nachrichten an die Empfänger-Baugruppe sendet.

8. Verfahren nach Anspruch 6 oder 7,

dadurch gekennzeichnet,

daß die Anforderungsnachricht die zum Programmieren eines an der Sender-Baugruppe angeordneten DMA-Controllers (10)



10 10 00

für das Lesen und Senden der in der Speichereinrichtung (12) der Sender-Baugruppe gespeicherten Daten enthält.

0000  
0  
0000

9. ~~Verfahren nach einem der Ansprüche 6 bis 8,~~

5 **dadurch gekennzeichnet,**  
daß ein auf der Sender-Baugruppe angeordneter DMA-Controller (10) auf Grundlage der mit der Anforderungs-Nachricht übermittelten Daten zum Lesen und Senden der in der Speichereinrichtung (12) der Sender-Baugruppe gespeicherten Daten vom Bus-Controller (9) programmiert wird.

0000  
0  
0000

10. Verfahren nach einem der Ansprüche 6 bis 9,  
**dadurch gekennzeichnet,**  
daß mit dem Senden der Anforderungs-Nachricht ein auf der Empfänger-Baugruppe angeordneter DMA-Controller (10) zum Empfangen der Daten programmiert wird.

0000  
0  
0000

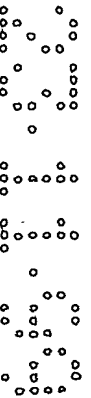
11. Verfahren nach einem der Ansprüche 6 bis 10,  
**dadurch gekennzeichnet,**  
daß die Daten mit mehreren Nachrichten, die jeweils ein Datenpaket enthalten, übertragen werden.

12. Verfahren nach einem der Ansprüche 6 bis 11,  
**dadurch gekennzeichnet,**  
daß die Sender-Baugruppe einen Puffer aufweist, in dem für jede in der Steuereinrichtung vorhandene Baugruppe ein Eintrag vorgesehen ist, so daß während eines Datentransfers die den Datentransfer kennzeichnenden Parameter in den jeweiligen Eintrag eingeschrieben und gespeichert werden und nach Beendigung des Datentransfers gelöscht werden.

13. Verfahren nach Anspruch 12,  
**dadurch gekennzeichnet,**  
daß beim Empfangen einer Anforderungs-Nachricht der Bus-Controller der Sender-Baugruppe prüft, ob der der Anforderungs-Nachricht sendenden Baugruppe zugeordnete Eintrag des Puffers bereits mit einem Datentransfer kennzeichnenden Da-

ten beschrieben ist, um zu Verhindern, daß gleichzeitig zwei Datentransfers mit derselben Empfänger-Baugruppe eingeleitet werden.

- 5 14. Steuereinrichtung zum Aufbereiten von Druckdaten für einen Hochleistungsdrucker, gekennzeichnet durch die Merkmale eines der Ansprüche 1 bis 5, wobei die Sender-Baugruppe ein I/O-Modul (2) bildet und mehrere Empfänger-Baugruppen vorgesehen sind, die jeweils ein Rastermodul (3) bilden.
- 10





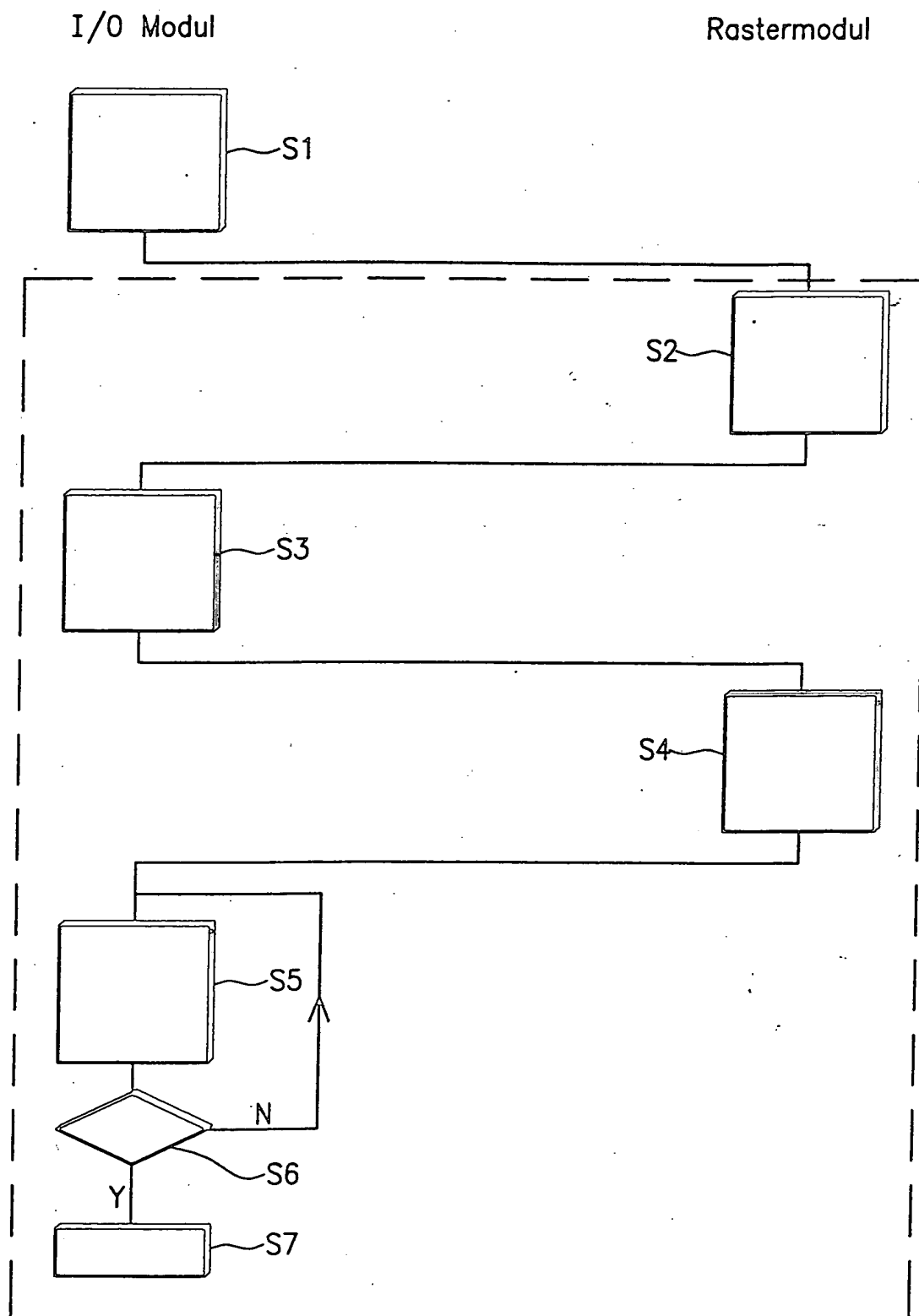


FIG.2



D<31..24>	D<23..16>	D<15..8>	D<7..0>
Reserved	Type=02	Source_addr.	Dest_addr.
data addr. in I/O-CPU			
Duty Cycle	No. data bytes		
Data byte 31	Data byte 30	Data byte 29	Data byte 28

FIG.5

D<31..24>	D<23..16>	D<15..8>	D<7..0>
		Source_addr.	Dest_addr.
			Type=3CH,3DH
Data byte 3	Data byte 2	Data byte 1	Data byte 0
Data byte 31	Data byte 30	Data byte 29	Data byte 28

FIG.6

	Byte 3	Byte 2	Byte 1	Byte 0
1		Duty Cycle	Source addr.	Destination addr.
2	DMA addr.			
3		Byte Count		

FIG.7